

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 9月 3日

出 願 番 号

Application Number:

特願2001-265822

出 願 人

Applicant(s):

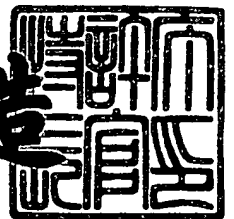
三洋電機株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年10月19日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3091090

【書類名】 特許願

【整理番号】 KIB1010035

【提出日】 平成13年 9月 3日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/14
H04N 3/00

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

【氏名】 高橋 達也

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 桑野 幸徳

【代理人】

【識別番号】 100111383

【弁理士】

【氏名又は名称】 芝野 正雅

【連絡先】 電話03-3837-7751 知的財産センター 東
京事務所

【先の出願に基づく優先権主張】

【出願番号】 特願2000-359941

【出願日】 平成12年11月27日

【手数料の表示】

【予納台帳番号】 013033

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904451

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電荷転送素子

【特許請求の範囲】

【請求項 1】 情報電荷をパケット単位で転送する電荷転送部と、前記電荷転送部の出力側に設けられ、前記情報電荷をパケット単位で電圧値に変換する出力部と、前記出力部から得られる電圧値をインピーダンス変換して取り出すソースフォロワ増幅回路と、を有する電荷転送素子において、

前記ソースフォロワ増幅回路は、

前記出力部の電圧値をゲートに受けて、ソースから電圧値の変化に対応する出力信号を得る増幅トランジスタと、

前記増幅トランジスタと接地点との間に接続されて前記増幅トランジスタから接地側へ定電流を流す負荷トランジスタと、

前記増幅トランジスタと電源との間に接続され、ゲートに印加される制御信号に応答して、電源から前記増幅トランジスタへ流れる電流を制御する制御トランジスタと、

を備えたことを特徴とする電荷転送素子。

【請求項 2】 請求項 1 記載の電荷転送素子において、

前記制御トランジスタは、エンハンスメント型であることを特徴とする電荷転送素子。

【請求項 3】 請求項 1 又は請求項 2 に記載の電荷転送素子において、

前記制御トランジスタのゲートと前記負荷トランジスタのゲートとに共通に接続される入力端子を有すること、

を特徴とする電荷転送素子。

【請求項 4】 請求項 3 記載の電荷転送素子において、

前記制御トランジスタのゲートと前記入力端子との間に、外部から当該入力端子へ入力される入力信号に基づいて前記制御信号を生成する制御信号生成回路を有し、

前記負荷トランジスタは、前記入力信号に対しオン状態を維持すること、

を特徴とする電荷転送素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電荷転送素子に関し、特に電荷転送素子の出力部の省電力化に関する。

【0002】

【従来の技術】

図3はCCDイメージセンサを用いた固体撮像装置の出力部の構成を説明する概略の回路図である。CCDイメージセンサの撮像部2にて生成された画素ごとの情報電荷は、水平CCDレジスタ4を介して浮遊拡散層6に順次、転送される。

【0003】

そして情報電荷は電圧信号である画像信号に変換され、出力アンプ8に入力される。出力アンプ8は、ソースの負荷にトランジスタを用いたソースフォロワ増幅回路であり、ここではソースフォロワを3段に接続した構成を示している。各ソースフォロワ回路は電源 V_D とアースGNDとの間に接続され、増幅を行うトランジスタ T_{D1} 、 T_{D2} 、 T_{D3} はそれぞれ浮遊拡散層6の出力信号又は前段のソースフォロワ出力をゲートに入力される。これらトランジスタ T_{D1} 、 T_{D2} 、 T_{D3} のソースには負荷トランジスタ T_{L1} 、 T_{L2} 、 T_{L3} のドレインが接続される。負荷トランジスタは、設定されたゲートバイアス電圧に応じて、ソースドレイン間に一定の電流を流す定電流源として機能する。

【0004】

最終段のソースフォロワから、CCDイメージセンサの出力信号として取り出されるCCD出力は、周辺回路10に入力される。周辺回路10ではエミッタフォロワ増幅回路12がCCD出力を受け、増幅された信号がフロントエンド回路14へ入力される。

【0005】

【発明が解決しようとする課題】

従来の出力アンプは、通常の撮像動作時に得られる画像信号の周波数特性を考

慮して、十分な帯域が得られるように設計され、ゲートバイアス電圧もその観点から所定の値に設定されていた。ここで、周波数特性を改善するためには、一般にソースフォロワに流れる電流を大きくすればよいが、その反面、消費電力が大きくなるという問題があった。この問題は、周辺回路のエミッタフォロワ増幅回路についても同様である。すなわち、CCD出力の周波数特性を劣化させないためには、エミッタフォロワ増幅回路に十分な電流を流すことが必要であり、そのため大きな電力が消費されるという問題があった。

【0006】

また、出力アンプは、画像信号が生じていない期間を含め常時動作している。そのため、画像信号以外の不要な信号が出力アンプ等で増幅されて、後段の画像信号処理回路に入力される。

【0007】

本発明は上記問題点を解消するためになされたもので、画質を維持しつつ、出力部における消費電力が低減される電荷転送素子を提供することを目的とする。

【0008】

【課題を解決するための手段】

本発明に係る電荷転送素子は、情報電荷をパケット単位で転送する電荷転送部と、前記電荷転送部の出力側に設けられ、前記情報電荷をパケット単位で電圧値に変換する出力部と、前記出力部から得られる電圧値をインピーダンス変換して取り出すソースフォロワ増幅回路と、を有する電荷転送素子において、前記ソースフォロワ増幅回路は、前記出力部の電圧値をゲートに受けて、ソースから電圧値の変化に対応する出力信号を得る増幅トランジスタと、前記増幅トランジスタと接地点との間に接続されて前記増幅トランジスタから接地側へ定電流を流す負荷トランジスタと、前記増幅トランジスタと電源との間に接続され、ゲートに印加される制御信号に応答して、電源から前記増幅トランジスタへ流れる電流を制御する制御トランジスタと、を備えたことを特徴とするものである。

【0009】

電荷転送素子の出力部には、順次転送出力される情報電荷に従う信号を増幅する出力アンプが設けられる。この出力アンプは電荷転送素子内に設けられ、電荷

転送素子と同一プロセスで製造されるものであり、MOS FETを用いたソースフォロワ増幅回路を多段に設けた構成とされる。ここでソースフォロワ増幅回路は、入力された信号を増幅するトランジスタと、これに定電流を供給する負荷トランジスタとを含んで構成され、負荷トランジスタが供給する定電流量は、ゲートに印加されるゲートバイアス電圧に応じて定まる。本発明によれば、ソースフォロワ増幅回路は、さらに制御トランジスタが増幅トランジスタのドレインと電源との間に接続される。この制御トランジスタのゲート電圧を制御することにより、ソースフォロワ増幅回路に流れる電流を断続、又は増減することができる。これにより、ソースフォロワ増幅回路を動作させる必要がない場合には停止させることができ、また必要とされる周波数特性等に応じてソースフォロワ増幅回路に流れる電流を可変することができるので、出力アンプでの必要以上の電力消費を避けることができる。

【 0 0 1 0 】

他の本発明に係る電荷転送素子においては、前記制御トランジスタが、エンハンスメント型である。

【 0 0 1 1 】

本発明によれば、制御トランジスタは、ドレインに接続された電源の電圧をゲートに印加することにより基本的にオフ状態となり、ソースフォロワ増幅回路に流れる電流が遮断され、電力消費が基本的になくなる。一方、ゲート電圧を0Vとすればオン状態とすることができる。ここでデプレッション型のトランジスタでは、十分なオフ状態となるゲート電圧として電源電圧以上の電圧を必要とする。これに対してエンハンスメント型では、デプレッション型より低い電圧で、オフ状態とすることができ、制御信号の生成上、都合がよい。すなわち、電荷転送素子の駆動に通常使用される信号を用いて、制御トランジスタの断続を制御することができる。

【 0 0 1 2 】

他の本発明に係る電荷転送素子は、前記制御トランジスタのゲートと負荷トランジスタのゲートとが、当該電荷転送素子の同一の入力端子に接続されるものである。

【0013】

本発明によれば、制御トランジスタのゲートと負荷トランジスタのゲートとが共通端子に接続され、電荷転送素子の入出力端子数が抑制される。制御トランジスタがオフ状態とされるときには、ソースフォロワ増幅回路の動作は基本的にオフ状態とされるので、このとき負荷トランジスタに印加されるゲート電圧が負荷トランジスタをオン状態とするかオフ状態とするかはいずれでもよい。

【0014】

本発明に係る電荷転送素子は、前記制御トランジスタのゲートと前記入力端子との間に、外部から当該入力端子へ入力される入力信号に基づいて前記制御信号を生成する制御信号生成回路を有し、前記負荷トランジスタが、前記入力信号に対しオン状態を維持するものである。

【0015】

本発明によれば、負荷トランジスタは入力信号のいずれの電圧レベルでもオン状態を維持する。そのような入力信号を直接、制御トランジスタのゲートに印加しても、制御トランジスタのオン／オフを制御し得るとは限らない。そこで、制御信号生成回路は入力信号の電圧レベルの変化を、制御トランジスタをオン／オフするレベル変化に変換する。これにより、制御トランジスタがオフ状態にあるときに、負荷トランジスタはオン状態にあり、出力アンプの出力端子は、負荷トランジスタのソースに接続されるアースに短絡される。つまり、制御トランジスタがオフ状態にあるとき、出力端子が所定電位に設定される。通常、電荷転送素子の出力端子に接続される周辺回路では、電荷転送素子の出力をエミッタフォロワ増幅回路又はソースフォロワ増幅回路で受ける。特に、通常はそれらはNPNトランジスタを用いたエミッタフォロワ増幅回路又はNチャネルのソースフォロワ増幅回路に構成され、この場合、本発明の電荷転送素子によれば、制御トランジスタをオフ状態とすると、周辺回路のエミッタフォロワ増幅回路又はソースフォロワ増幅回路もオフ状態若しくは低電流状態となり、周辺回路での省電力化が図られる。

【0016】

【発明の実施の形態】

次に、本発明の実施形態について図面を参照して説明する。

【0017】

〔実施形態1〕

図1は本発明の電荷転送素子に係る第1の実施形態の固体撮像装置の概略の回路構成図である。本装置は電荷転送素子の一種であるCCDイメージセンサ30を用い、CCDイメージセンサ30の動作を制御するCCD制御LSI32、及びCCDイメージセンサ30の出力信号を処理する周辺回路34を含んで構成される。

【0018】

CCDイメージセンサ30の撮像部40にて画素ごとに生成された情報電荷は垂直CCDレジスタにより水平CCDレジスタ42に1ラインずつ読み出される。水平CCDレジスタ42は情報電荷を水平転送して浮遊拡散層44に出力する。浮遊拡散層44は、水平CCDレジスタ42から入力される電荷量に応じて電圧信号である画像信号を出力する。これにより得られた画像信号は、出力アンプ46に入力される。

【0019】

出力アンプ46はソースフォロワ回路を複数段接続したものであり、本実施形態では3段構成である。各ソースフォロワ回路は電源 V_D とアースGNDとの間に接続される。ソースフォロワ回路は、制御トランジスタ T_{S1} 、 T_{S2} 、 T_{S3} と、増幅を行うトランジスタ T_{D1} 、 T_{D2} 、 T_{D3} と、負荷トランジスタ T_{L1} 、 T_{L2} 、 T_{L3} とで構成される。増幅トランジスタ T_{D1} 、 T_{D2} 、 T_{D3} は、それぞれ浮遊拡散層44の出力信号又は前段のソースフォロワ出力をゲートに受ける。これら増幅トランジスタ T_{D1} 、 T_{D2} 、 T_{D3} のソースには負荷トランジスタ T_{L1} 、 T_{L2} 、 T_{L3} のドレインが接続される。負荷トランジスタは、設定されたゲートバイアス電圧に応じて、ソースドレイン間に一定の電流を流す定電流源として機能する。各負荷トランジスタのゲートはCCDイメージセンサ30のゲートバイアス入力端子 V_{GB} に接続され、一定の電圧を印加される。また制御トランジスタ T_{S1} 、 T_{S2} 、 T_{S3} は、電源 V_D と各増幅トランジスタのドレインとの間に接続され、各ソースフォロワ回路に流れる電流を制御する。各制御トランジスタのゲートは、CCD

イメージセンサ 30 の制御端子 V_{SC} に接続され、この制御端子 V_{SC} は CCD 制御 LSI 32 から制御電圧信号を入力される。ここでは、各トランジスタ $T_{S1} \sim T_{S3}$ 、 $T_{D1} \sim T_{D3}$ 、 $T_{L1} \sim T_{L3}$ は撮像部 40 等と同一の基板上に形成された MOS FET であり、 $T_{S1} \sim T_{S3}$ は P チャネル・エンハンスメント型、また $T_{D1} \sim T_{D3}$ 、 $T_{L1} \sim T_{L3}$ は N チャネル・デプレション型の MOS FET である。また電源 V_D は正電圧、例えば 10 ～ 15 V の電圧を供給する。本装置では、制御トランジスタは、ソースフォロワ回路に流れる電流をオン／オフ制御するスイッチとして機能し、オン状態においてソースフォロワ回路に流れる電流に制限を課さないように構成される。具体的には、制御トランジスタは、極力大きいチャネル幅にするといった構成によりチャネルのインピーダンスが低くなるように形成されている。

【0020】

最終段のソースフォロワから、CCD イメージセンサの出力信号として取り出される CCD 出力は、周辺回路 34 に入力される。周辺回路 34 ではエミッタフォロワ増幅回路 50 が CCD 出力を受け、増幅された信号がフロントエンド回路 52 へ入力される。フロントエンド回路 52 の後段には映像信号処理回路（図示せず）が続き、映像信号に対する処理が行われる。その処理には例えば、利得制御やガンマ補正の他、モニタ（図示せず）への画像表示や、記録媒体への映像信号の記録等も含まれる。ちなみに、エミッタフォロワ増幅回路 50 は従来と同様に NPN 型のトランジスタを用いて構成されている。

【0021】

CCD 制御 LSI 32 は、CCD イメージセンサ 30 の動作を制御する回路が集積された半導体素子である。CCD 制御 LSI 32 は、駆動回路 60 と出力制御回路 62 とを含む。

【0022】

駆動回路 60 は、撮像部 40 での信号電荷の蓄積と、CCD を用いて行われる情報電荷の垂直転送及び水平転送とを制御する各種のクロックパルスを生成して CCD イメージセンサ 30 へ供給する。例えば駆動回路 60 は、垂直転送クロックパルス ϕ_V 、水平転送クロックパルス ϕ_H 、電子シャッタ動作のための電圧パル

ス ϕ_{SH} などを供給する。

【 0 0 2 3 】

出力制御回路 6 2 は、出力アンプ 4 6 の動作を制御する回路であり、具体的には制御トランジスタ T_{S1} 、 T_{S2} 、 T_{S3} のゲート電圧を制御する。出力制御回路 6 2 は、駆動回路 6 0 から駆動状態の情報を取得し、その駆動状態に応じて制御トランジスタのゲート電圧を切り換え、そのオン／オフを制御する。

【 0 0 2 4 】

本装置では、出力制御回路 6 2 は、制御トランジスタをオン状態とするゲート電圧であるオン電圧と、オフ状態とするゲート電圧であるオフ電圧とのそれぞれに応じたデジタル値を格納しており、その何れかを選択して出力する。DAC (Digital-to-Analog Converter) 6 6 は、出力制御回路 6 2 から出力されたデジタル値に応じた電圧を発生させる。生成された電圧は、ゲート電圧として CCD イメージセンサ 3 0 のゲート入力端子へ出力される。ここでは制御トランジスタに P チャネル・エンハンスメント型を採用し、また制御トランジスタはドレインを電源 V_D に接続されているので、例えば、オン電圧は 0 V、オフ電圧は電源 V_D の電圧とすることができる。なお、ここでは DAC 6 6 を用いて電圧信号を発生させたが、これを用いずに、出力制御回路 6 2 が直接、電圧信号を発生するように構成してもよい。そして、出力制御回路 6 2 は、インターフェース 6 4 を介して外部システムに接続することができ、接続された外部システムから条件の設定／変更や、その外部システムの制御に基づいて制御トランジスタの制御を行うこともできる。

【 0 0 2 5 】

次に本装置における CCD イメージセンサ 3 0 の出力部に関する動作を説明する。上述したように本装置では、出力制御回路 6 2 が、所定の条件に基づいて制御トランジスタ $T_{S1} \sim T_{S3}$ のゲート電圧を変更する。

【 0 0 2 6 】

例えば、制御トランジスタのオン／オフは、CCD 出力に画素信号が出力される期間か否かに応じて切り換えられる。出力制御回路 6 2 は、水平ブランキング期間、または垂直ブランキング期間の少なくとも一方に対応して、浮遊拡散層 4

4 に画素信号が読み出されていない期間において、制御トランジスタをオフさせる。一方、浮遊拡散層 4 4 に画素信号が読み出されている期間には、制御トランジスタをオンさせる。これにより、画素信号が読み出される期間においては、出力アンプ 4 6 を動作させて、画素信号に応じて浮遊拡散層 4 4 に生じる電圧変動を増幅して CCD 出力信号とする一方、画素信号が読み出されない期間においては、出力アンプを基本的に停止させる。すなわち、画素信号が読み出されない期間においては、出力アンプ 4 6 を構成するソースフォロワ回路に流れる電流をほぼ 0 とすることができ、消費電力の抑制が図られる。

【 0 0 2 7 】

また、このようにブランキング期間において、出力アンプ 4 6 の動作を基本的に停止させることにより、ブランキング期間に CCD 出力に不要なノイズ信号が現れるのを防止できる。例えば、電子シャッタ動作は、いずれかの水平ブランキング期間において CCD イメージセンサ 3 0 の基板に電圧パルスを印加して、そのタイミングまで画素に蓄積されていた信号電荷を基板に排出する。また、水平ブランキング期間には、水平 CCD レジスタ 4 2 へ 1 行分の信号電荷を垂直転送するライン送りの動作が行われる。さらに、CCD イメージセンサ 3 0 がフレームトランスファ型である場合には、撮像領域から蓄積領域へ信号電荷を高速に垂直転送するフレームシフト動作が垂直ブランキング期間に行われる。このようなブランキング期間内に行われる動作において CCD イメージセンサ 3 0 に印加される電圧パルスに起因して、例えば浮遊拡散層 4 4 の電位が変動し、それが出力アンプ 4 6 で増幅されることにより、CCD 出力に不要電圧変動を生じるおそれがある。本装置では、上述のように、ブランキング期間において制御トランジスタをオフ状態として出力アンプ 4 6 の動作を基本的に停止させることにより、これら不要電圧変動がフロントエンド回路 5 2 に伝達されることが防止される。

【 0 0 2 8 】

また、本装置では、CCD イメージセンサ 3 0 において、出力アンプ 4 6 以外の部分を駆動して撮像は行いながら、ゲート電圧の制御により出力アンプ 4 6 を停止させるスタンバイモードを設けることができる。このスタンバイモードでは、出力アンプ 4 6 の消費電力が低減される一方で、その解除時には、撮像部 4 0

やCCDレジスタの駆動の立ち上がり時間を要せずに直ちにCCD出力に安定した画像信号が得られる。

【0029】

本装置によれば、制御トランジスタをエンハンスメント型のMOS FETで構成することにより、デプレッション型と異なりゲート電圧をドレインに印加された電源の電圧とすれば、ソースフォロワ増幅回路が基本的に完全に遮断される。また、ゲート電圧を例えば接地電位である0Vとすることにより、制御トランジスタは導通状態となる。このように、制御トランジスタをオン／オフする制御信号は、ソースフォロワ増幅回路の駆動電圧の範囲内で生成でき、制御信号の生成回路が簡易となる。

【0030】

さらに、固体撮像装置では多くの場合、エミッタフォロワ増幅回路50はNPNトランジスタを用いて構成され、また出力アンプ46の増幅トランジスタ、負荷トランジスタはNチャネルに構成される。本装置の制御トランジスタを用いた出力アンプ46を用いれば、この従来の構成を基本的に維持しながら、上述した出力アンプ46自体の消費電力の低減だけでなく、周辺回路のエミッタフォロワ増幅回路の消費電力も低減することができる。この理由を説明する。ソースフォロワ最終段の制御トランジスタ T_{S3} がオンのとき、エミッタフォロワ増幅回路50は、ベースバイアス電圧に接地電位と電源の正電圧 V_D との中間の正電圧を印加されオンする。一方、制御トランジスタ T_{S3} がオフしたとき、負荷トランジスタ T_{L3} はオン状態を維持しているため、エミッタフォロワ増幅回路のベースは、負荷トランジスタ T_{L3} を介してアースに接続される。すなわち、制御トランジスタがオフしたときには、エミッタフォロワ増幅回路のベースバイアス電圧が接地電位へシフトし、エミッタフォロワ増幅回路も動作を停止する。

【0031】

なお、これは周辺回路34においてエミッタフォロワ増幅回路50に代えてソースフォロワ増幅回路を用いてCCD出力を受ける場合も同様である。具体的には、出力アンプ46の電源 V_D が正電圧である本装置の構成の場合には、周辺回路34のソースフォロワ増幅回路にはNチャネルMOS FETが採用される。

【 0 0 3 2 】

以上の第 1 の実施形態では、制御トランジスタをオン／オフの 2 値制御としたが、出力制御回路 6 2 が、本装置の動作状態に応じて制御トランジスタのゲート電圧を変更し、出力アンプ 4 6 のソースフォロワ増幅回路に流れる電流が異なる複数のオン状態を提供するように構成することもできる。

【 0 0 3 3 】

例えば、デジタルスチルカメラを構成する場合、動作状態としては、出力アンプ 4 6 から CCD 出力信号を出力しないスタンバイモードの他に、撮像モードとして動画撮像モード及び静止画撮像モードを有している。

【 0 0 3 4 】

動画撮像モードでは駆動回路 6 0 は、CCD イメージセンサ 3 0 に画像信号の生成及び読み出しを反復させ、これにより連続的な複数画像から構成される動画画像が生成される。生成された動画画像は、操作者が被写体を確認するビューファインダにモニタ画像として表示されると共に、操作者の指示により記録媒体（図示せず）に記録することもできる。この動画撮像モードでは、人間の視覚特性上、又ビューファインダの解像度の制約からそれほど高い解像度は必要とされない。よって、インターレース走査とすることができる。一方、静止画撮像モードでは駆動回路 6 0 は、CCD イメージセンサ 3 0 をノンインターレース走査で駆動し、これにより解像度の高い静止画画像が生成される。この静止画の撮影は、操作者がモニタ画像で被写体を確認してシャッターボタン（図示せず）を押下することにより行われる。すなわち、シャッターボタンを押すことにより静止画撮影指示信号が生成され、これが駆動回路 6 0 に伝達されると、駆動回路 6 0 は撮像モードを静止画撮像モードに切り換える。撮影された静止画画像は記録媒体に記録される。

【 0 0 3 5 】

また駆動回路 6 0 は、CCD イメージセンサ 3 0 からの CCD 出力信号の読み出し速度が異なる複数の読み出しモードを提供することができる。例えば、動画撮像モードでは、1 秒間に 3 0 フレームの画素信号を読み出すように構成される。一方、静止画撮像モードでは、ある静止画の撮影から次の静止画の撮影までのインターバルは、一般に 1 / 3 0 秒より大きくすることができ、その場合には動

画撮像モードよりも低い読み出し速度で画素信号を読み出すように構成することができる。

【0036】

また、静止画の撮影に先だって、露光条件を決定するための予備撮像を行うように構成することができる。例えば、この予備撮像は、シャッターボタンが半押しされたことにより起動されるように構成され、静止画撮像の直前タイミングにおいて露光状態を検出する。静止画撮像は予備撮像で検知された露光条件に基づいて実行される。この予備撮像は静止画撮像の指示があった時点では完了していることが望ましいため、短時間で露光し、短時間で読み出すように構成される。このため、駆動回路60は、この予備撮像の画素信号を動画撮像モードよりも高速で読み出すように構成される。

【0037】

本装置では、これらの各動作状態に適した出力アンプ特性が得られるように、制御トランジスタのチャネルのコンダクタンスを制御する。すなわち、静止画撮像モードに対しては、良好な画質で画素信号が出力されるように、出力アンプ46のソースフォロワ回路に比較的大きな電流を流すゲート電圧 V_{SC1} が制御トランジスタに印加される。ソースフォロワ回路に流れる電流が大きいことにより、ソースフォロワ回路の周波数特性が向上し、画像信号の波形の劣化が抑制され、良好な画質が確保される。出力制御回路62はこの電圧 V_{SC1} に応じたデジタル値を保持し、駆動回路60が静止画撮像モードでCCDイメージセンサ30を駆動する場合においてはそれに連動して、これを読み出してDAC66へ出力する。

【0038】

一方、動画撮像モードに対しては静止画撮像モードほどの画質は要求されない。そのため、出力アンプ46の周波数特性も静止画撮像モードほど良好である必要はなく、出力アンプ46のソースフォロワ回路には、静止画撮像モードほどの大きな電流を流さなくてよい。よって、動画撮像モードでは、静止画撮像モードに比べて小さな電流が流れるようなゲート電圧 V_{SC2} が制御トランジスタに印加され、消費電力が抑制される。特に、デジタルスチルカメラの動作において、動

画撮像モードは静止画撮像モードに比べて長い時間を占めるので、動画撮像モードでの消費電力の低減の効果は、デジタルスチルカメラの長時間動作に大きく寄与する。

【 0 0 3 9 】

ちなみに本装置では、制御トランジスタに P チャンネル MOS FET を採用しているので、ゲート電圧が低いほど制御トランジスタのチャネルコンダクタンスが大きくなり、ソースフォロワ増幅回路に流れる電流量は大きくなる。よって、本装置においては、 $V_{SC1} < V_{SC2}$ である。

【 0 0 4 0 】

また、CCD 出力の読み出し速度に応じて制御トランジスタのゲート電圧を変更することができる。上述したように、本装置は、動画撮像モード、静止画撮像モード、及び予備撮像動作での駆動が可能であり、これらは異なる速度で画素信号を読み出すように構成される。例えば、動画撮像モードよりも予備撮像動作での読み出しを高速に行うように構成される。予備撮像動作に対し動画撮像モードと同程度の画質を要求することとした場合、読み出し速度が高速である分、予備撮像動作では出力アンプ 4 6 の周波数特性が良好である必要がある。そのため、本装置では予備撮像動作においては、ソースフォロワ増幅回路に十分な電流が流れるゲート電圧 V_{SC3} が制御トランジスタに印加され、本装置の動作期間において大きな割合を占める動画撮像モードにおいては、ソースフォロワ増幅回路に流れる電流が予備撮像動作での電流より小さくなるようなゲート電圧 V_{SC2} が制御トランジスタに印加される。出力制御回路 6 2 はこの電圧 V_{SC3} に応じたデジタル値を保持し、予備撮像動作においては、これを読み出して DAC 6 6 へ出力する。このように出力制御回路 6 2 が、CCD イメージセンサ 3 0 の各動作状態に応じて必要十分な電流が出力アンプ 4 6 に流れるように、制御トランジスタのゲート電圧を制御することにより、本装置では不必要な電力消費が抑制される。

【 0 0 4 1 】

〔実施形態 2〕

図 2 は本発明の電荷転送素子に係る第 2 の実施形態の固体撮像装置の主要部の概略の回路構成図である。この図において、図 1 と同一の構成要素には同一の符

号を付し、説明の簡略化を図る。また、CCDイメージセンサ30の撮像部40やCCD制御LSI32は、図1と同様の構成であるので、図示を省略した。本装置が上記実施形態と相違する点は、制御トランジスタのゲートと、負荷トランジスタのゲートとが、CCDイメージセンサ30の同一の入力端子 V_{SC} に接続される構成にある。この入力端子の共通化により、CCDイメージセンサ30のICパッケージのピン数を減らすことができる。

【0042】

入力端子 V_{SC} と制御トランジスタのゲートとの間には、制御信号生成回路70が設けられる。一方、負荷トランジスタのゲートは直接、入力端子 V_{SC} に接続される。 V_{SC} には、出力制御回路62からHレベル（電圧 V_H ）とLレベル（電圧 V_L ）との2つのレベルを有する2値化電圧信号が入力される。ここで制御信号生成回路70が入力電圧 V_H 、 V_L に対し出力する電圧を、それぞれ V_H' 、 V_L' で表す。 V_H 、 V_L はいずれも負荷トランジスタをオン状態とするという条件を満たすように設定される。一方、 V_H' 、 V_L' に関しては、いずれか一方が制御トランジスタをオンし、他方が制御トランジスタをオフするという条件が課される。これらの条件が満たされるように、 V_H 、 V_L が定められ、また制御信号生成回路70が構成される。

【0043】

例えば、 $V_H = 7V$ 、 $V_L = 2V$ に設定する。負荷トランジスタはNチャネル・デプレッション型なので、正電圧 V_H 、 V_L からなる V_{SC} 信号に対してオン状態を維持する。制御信号生成回路70は、例えば V_H と V_L との間に閾値を有する比較器と、その出力に接続されるインバータとを用いて構成される。比較器は V_H 、 V_L それぞれに対して例えば論理値“0”，“1”に対応する電圧 $0V$ 、 V_D を出力し、インバータは論理値を反転して入力電圧 $0V$ に対して V_D を出力し、入力電圧 V_D に対して $0V$ を出力する。これにより、制御信号生成回路70は $V_H' = 0V$ 、 $V_L' = V_D$ を出力する。制御トランジスタはPチャネル・エンハンスメント型であり、ドレインを電源 V_D に接続されるので、 $V_H' = 0V$ に対してオンし、 $V_L' = V_D$ に対してオフする。

【0044】

制御トランジスタのオフ状態において負荷トランジスタがオン状態を維持することにより、上記第 1 の実施形態と同様、周辺回路の NPN トランジスタを用いたエミッタフォロワ増幅回路 5 0 のベースバイアス電圧が接地電位にシフトする。これにより、出力アンプ 4 6 の停止に連動してエミッタフォロワ増幅回路 5 0 の動作を停止させることができ、消費電力の抑制が図られる。なお、制御トランジスタをオン／オフする条件に関しては、上記第 1 の実施形態と同様である。

【 0 0 4 5 】

【発明の効果】

本発明の電荷転送素子によれば、電荷転送素子の出力アンプを構成するソースフォロワ増幅回路に制御トランジスタが設けられ、そのゲート電圧を制御することにより、ソースフォロワ増幅回路に流れる電流の断続、又は可変制御が実施される。これにより、出力アンプに流れる電流が低減され、電荷転送素子での消費電力が低減される効果が得られる。また、制御トランジスタのオフ状態で、電荷転送素子の出力端に接続されるエミッタフォロワ増幅回路又はソースフォロワ増幅回路がオフするように構成することで、周辺回路のエミッタフォロワ増幅回路又はソースフォロワ増幅回路での消費電力も低減される効果がある。また、CCD イメージセンサから読み出される画素信号の間欠期間において、制御トランジスタをオフ状態として出力アンプの動作を停止させることで、出力アンプの消費電力の低減が図られると共に、その期間に不要な電圧変動が電荷転送素子から出力されることが防止される。

【図面の簡単な説明】

【図 1】 本発明に係る第 1 の実施形態の固体撮像装置の概略の回路構成図である。

【図 2】 本発明に係る第 2 の実施形態の固体撮像装置の主要部の概略の回路構成図である。

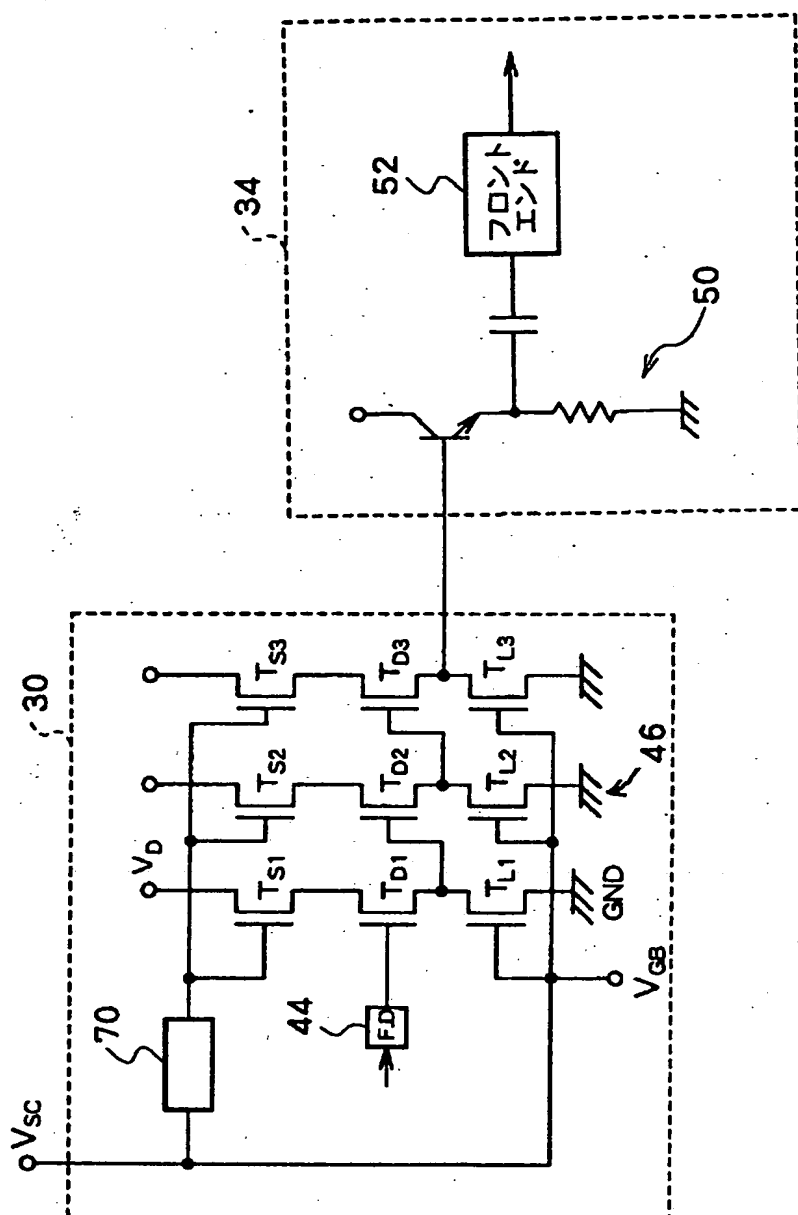
【図 3】 CCD イメージセンサを用いた従来の固体撮像装置の出力部の構成を説明する概略の回路図である。

【符号の説明】

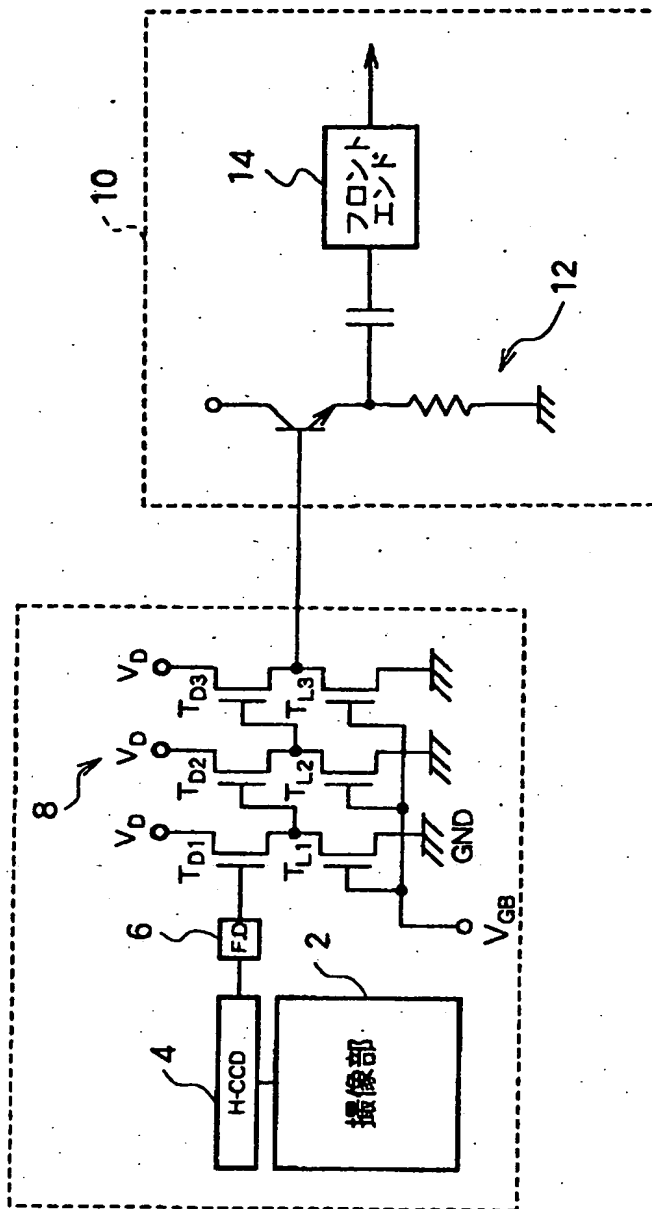
3 0 CCD イメージセンサ、 3 2 CCD 制御 L S I、 3 4 周辺回路、 4

0 撮像部、42 水平CCDレジスタ、44 浮遊拡散層、46 出力アンプ、50 エミッタフォロワ増幅回路、52 フロントエンド回路、60 駆動回路、62 出力制御回路、70 制御信号生成回路、 T_{S1} 、 T_{S2} 、 T_{S3} 制御トランジスタ。

【図 2】



【図3】



【書類名】 要約書

【要約】

【課題】 固体撮像装置において、電荷転送素子の出力部における消費電力を低減する。

【解決手段】 CCDイメージセンサ30の出力アンプ46を構成するソースフォロア増幅回路に制御トランジスタ T_{S1} 、 T_{S2} 、 T_{S3} を設ける。ゲート電圧を電荷転送素子の動作状態に応じて切り換えることによって、制御トランジスタのオン／オフを切り換える。例えば、撮像装置がスタンバイモードである場合には、制御トランジスタをオフ状態としてソースフォロア増幅回路の動作を停止する。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000001889]

1. 変更年月日 1993年10月20日
[変更理由] 住所変更
住 所 大阪府守口市京阪本通2丁目5番5号
氏 名 三洋電機株式会社